

ODREĐIVANJE THD FAKTORA BAZIRANO NA INTEGRISANIM KOLIMA TERIDIAN 71M6533 I IMPEG

Marko Dimitrijević, Borisav Jovanović, *Univerzitet u Nišu, Elektronski fakultet,*
marko.dimitrijevic@elfak.ni.ac.rs, borisav.jovanovic@elfak.ni.ac.rs

Sadržaj – U ovom radu će biti predstavljen metod određivanja THD faktora korišćenjem čipova Teridian 71M6533 i IMPEG koji je projektovan u LEDA laboratoriji Elektronskog fakulteta u Nišu. Prvo će biti predstavljena teorijska osnova i matematički aparat, a zatim konkretna realizacija sistema.

1. UVOD

U linearnim kolima, koja se sastoje od linearnih opterećenja, struje i naponi su sinusoidalnog oblika tako da faktor snage zavisi samo od fazne razlike između struje i napona. Kod nelinearnih opterećenja, spektar struje je složen i u njemu se osim osnovnog harmonika pojavljuju i viši harmonici čija je frekvencija celobrojni umnožak osnovne frekvencije. Pojam faktora snage može biti generalizovan, tako da se govori o totalnom, faktoru snage izobličenja ili pravom faktoru snage u kome prividna snaga zavisi od svih harmonika [1]. Ovakva definicija je neophodna u analizi realnih sistema napajanja koja koriste nelinearna opterećenja, posebno prekidačka napajanja.

Fazna razlika između napona i struje, kao i nelinearna izobličenja imaju kumulativan, negativan uticaj na elektroenergetski sistem u celini. Iz tog razloga, industrijski standardi regulišu dozvoljene granice (minimum) faktora snage. Paradigmatični primer izvora jednosmernog napona je prekidačko napajanje personalnog računara snage od 150W do 500W. Prekidačko napajanje sa pasivnom korekcijom faktora snage može dostići faktor snage od 0,7 do 0,75, napajanja sa aktivnom korekcijom do 0,99, dok napajanja bez korekcije faktora snage imaju faktor snage od 0,55 do 0,65 u najboljem slučaju. Trenutno važeći standard u zemljama članicama Evropske Unije, EN61000-3-2, propisuje da svako prekidačko napajanje snage veće od 75W mora da ima najmanje pasivnu korekciju faktora snage.

Imajući u vidu činjenicu da je problem izobličenja postaje sveprisutan, može biti razmatran na nivou celokupnog elektroenergetskog sistema ili lokalno, određivanjem karakteristika samih opterećenja.

U ovom radu će biti predstavljen metod određivanja THD faktora pomoću čipova Teridian 71M6533 i IMPEG koji je projektovan u LEDA laboratoriji Elektronskog fakulteta u Nišu. Prvo će biti predstavljena teorijska osnova i matematički aparat [2,3], a zatim konkretna realizacija bazirana na Teridian 71M6533 i IMPEG.

2. DEFINICIJE VELIČINA

Veličine kojima se kvantitativno određuju osobine sistema kao što su efektivne vrednosti, snaga (aktivna, reaktivna i prividna) i faktor snage su definisani za slučaj čisto monohromatskih napona i struja. U prisustvu nelinearnih opterećenja, u spektru napona i struja se javljaju viši

harmonici, tako da klasična frekvencijska analiza ne daje zadovoljavajuće rezultate. Navedene vrednosti moraju biti izračunate odmeravanjem napona i struje i primenom DFT ili FFT algoritma.

Faktor snage se definiše kao količnik aktivne i prividne snage:

$$TPF = \frac{P}{S} \quad (1)$$

Realna snaga, P , je integral proizvoda trenutnih vrednosti napona i struje po vremenu, u trajanju cele periode:

$$P = \frac{1}{T} \int_{t_0}^{t_0+T} v(t) \cdot i(t) dt \quad (2)$$

Gde je t_0 vremenski trenutak početka integraljenja, a T period (20 ms za evropski, odnosno 1/60 s za američki sistem, respektivno). Prividna snaga je proizvod efektivnih vrednosti struje i napona:

$$S = I_{RMS} \cdot V_{RMS} \quad (3)$$

Efektivna vrednost (RMS) neke fizičke veličine X se izračunava po formuli:

$$X_{RMS} = \sqrt{\frac{1}{T} \int_{t_0}^{t_0+T} (x(t))^2 dt} \quad (4)$$

Na osnovu definicije mogu se postaviti sledeće jednačine za efektivne vrednosti napona i struje:

$$V_{RMS} = \sqrt{\sum_{k=1}^m V_{RMS k}^2} \quad (5)$$

i

$$I_{RMS} = \sqrt{\sum_{k=1}^m I_{RMS k}^2} \quad (6)$$

gde $V_{RMS k}$ i $I_{RMS k}$ predstavljaju efektivne vrednosti harmonika k -tog reda napona i struje, respektivno, a m predstavlja najviši harmonik do koga se aproksimacija vrši.

Svaki periodičan signal se može predstaviti *Fourier*-ovim redom:

$$x(t) = a_0 + \sum_{k=1}^{+\infty} (a_k \cdot \cos(k\omega t) + b_k \cdot \sin(k\omega t)) \quad (7)$$

ili u kompaktnijem obliku:

$$x(t) = c_0 + \sum_{k=1}^{+\infty} c_k \cdot \cos(k\omega t + \psi_k) \quad (8)$$

gde je $c_0 = a_0$, $c_k = \sqrt{a_k^2 + b_k^2}$, $\psi_k = \arctan \frac{b_k}{a_k}$ i $\omega = \frac{2\pi}{T}$.

Koeficijent c_0 predstavlja jednosmernu komponentu signala $x(t)$, c_k predstavlja amplitudu harmonika k -tog reda, a ψ_k njegovu fazu. Efektivna vrednost harmonika k -tog reda je

$$X_{RMS k} = \frac{c_k}{\sqrt{2}}. \quad (9)$$

Koeficijenti a_k i b_k se dobijaju na osnovu *Fourier*-ove transformacije:

$$a_0 = \frac{1}{T} \int_{-T/2}^{+T/2} x(t) dt, \quad a_k = \frac{2}{T} \int_{-T/2}^{+T/2} x(t) \cdot \cos\left(\frac{2k\pi t}{T}\right) dt \quad (10)$$

i

$$b_k = \frac{2}{T} \int_{-T/2}^{+T/2} x(t) \cdot \sin\left(\frac{2k\pi t}{T}\right) dt. \quad (11)$$

U slučaju odmeravanog signala, integrali (10) i (11) se transformišu u konačne sume, a sumiranje se vrši po svim odmercima uzetim u ekvidistantnim vremenskim intervalima (DFT ili FFT algoritam).

Za čisto monohromatski slučaj, tj. kada je $v(t) = V_m \cos(\omega t + \psi_V)$ i $i(t) = I_m \cos(\omega t + \psi_I)$, gde V_m i I_m predstavljaju amplitude, a ψ_V i ψ_I faze napona i struje, respektivno, faktor snage se može izračunati kao $PF = \cos(\psi_V - \psi_I) = \cos(\varphi)$. Ukoliko su prisutni harmonici višeg reda, ovako definisan faktor snage se odnosi samo na osnovni (prvi) harmonik napona i struje, i naziva se faktor snage fazne razlike (*Displacement Power Factor*). Uvodi se nova veličina koja kvantitativno određuje uticaj harmonika višeg reda na gubitke: totalni faktor izobličenja (*Total Harmonic Distortions*) *THD*. *THD* se izračunava po formuli:

$$THD = \sqrt{\frac{1}{y_1^2} \sum_{k=2}^m y_k^2} \quad (12)$$

gde y_k , $i=1, 2, \dots, m$ predstavljaju magnitudu i -tog harmonika. Najčešće se *THD* struje (*THD_I*) izračunava po formuli:

$$\begin{aligned} THD_I &= \frac{1}{I_{RMS1}} \sqrt{\sum_{k=2}^m I_{RMS k}^2} = \\ &= \sqrt{\frac{I_{RMS}^2 - I_{RMS1}^2}{I_{RMS1}^2}} = \sqrt{\frac{I_{RMS}^2}{I_{RMS1}^2} - 1}, \end{aligned} \quad (13)$$

a *THD* napona (*THD_V*):

$$\begin{aligned} THD_V &= \frac{1}{V_{RMS1}} \sqrt{\sum_{k=2}^m V_{RMS k}^2} = \\ &= \sqrt{\frac{V_{RMS}^2 - V_{RMS1}^2}{V_{RMS1}^2}} = \sqrt{\frac{V_{RMS}^2}{V_{RMS1}^2} - 1}. \end{aligned} \quad (14)$$

Prethodne definicije *THD* faktora mogu dati rezultat koji je veći od 100%. Iz tog razloga se koristi i alternativna definicija:

$$THD_I^* = \sqrt{\frac{I_{RMS}^2 - I_{RMS1}^2}{I_{RMS}^2}} = \sqrt{1 - \frac{I_{RMS1}^2}{I_{RMS}^2}}. \quad (15)$$

Može se definisati faktor snage izobličenja (*Distortion Power Factor*) *DPF* kao:

$$DPF = \frac{I_{RMS1}}{I_{RMS}}, \quad (16)$$

a izmenom (6) i (8) u (16) dobija se

$$DPF = \sqrt{\frac{1}{1 + THD_I^2}}. \quad (17)$$

Totalni faktor snage definisan sa (1) predstavlja proizvod faktora snage izobličenja i faktora snage fazne razlike:

$$TPF = DPF \cdot \cos(\varphi). \quad (18)$$

gde φ predstavlja faznu razliku prvih harmonika napona i struje. $\cos(\varphi)$ je faktor snage fazne razlike; u slučaju linearnog opterećenja, ukupan faktor snage biće jednak $\cos(\varphi)$.

3. MERENJE *THD* A KORIŠĆENJEM ČIPA TERIDIAN 71M6533

U integrisanom kolu merača potrošnje električne energije Teridian 71M6533 [4], *Front end* blok, tokom jednog „muplekser ciklusa“, generiše po jedan odmerak signala struje I , napona V i fazno pomećenog napona V_p za sve tri faze energetske mreže (R, S i T). Frekvencija semplovanja AD konvertora jednaka je 2520.6 Hz a perioda muplekser ciklusa jednaka je $1/2520.6 \text{ Hz} = 396.7 \mu\text{s}$.

Computation Engine (CE) predstavlja blok za obradu podataka. CE množi trenutne vrednosti struje I , napona V i fazno pomećenog napona V_p , koje, frekvencijom 2520.6 Hz, sa izlaza AD konvertora dolaze na ulaze bloka CE. Dobijeni proizvodi (vrednost trenutne snage, kvadrati struja i napona) akumuliraju se tokom jednog „akumulacionog ciklusa“ u odgovarajućim registrima bloka CE. Trajanje „akumulacionog“ ciklusa može se podešavati menjanjem kalibracionih registara čipa. Podrazumevano vreme integracije je 2100 odmeraka ili 833 ms.

Na kraju svakog akumulacionog ciklusa 80515 mikrokontroler, koji je deo čipa Teridian 71M6533, iz XRAM memorije čita akumulacione sume kvadrata trenutne struje, kvadrata trenutnog napona, aktivne i reaktivne snage, i na osnovu njih, računa efektivne vrednosti napona V_{RMS} i struje I_{RMS} , utrošenu aktivnu E_A i reaktivnu energiju E_Q .

Za izračunavanje *THD*, pored efektivnih vrednosti signala (napona ili struje), po formuli (13), potrebna je i efektivna vrednost prvog harmonika signala. 80515 mikrokontroler računa efektivne vrednosti ali ne i efektivnu vrednost prvog harmonika.

U cilju nalaženja efektivne vrednosti prvog harmonika potrebno je uraditi analizu talasnog oblika signala, za šta su

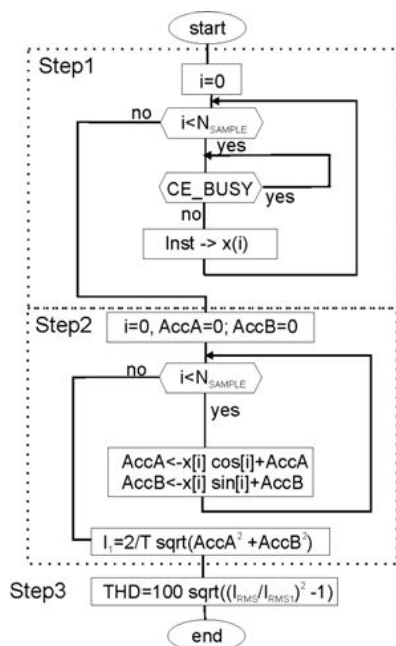
potrebni trenutni odmerci signala struje i/ili napona. Analizu trenutnih signala mora da uradi 80515 mikrokontroler.

Na kraju svakog multiplekser ciklusa, CE upisuje trenutne vrednosti (semplove) struje I , napona V i fazno pomerenog napona V_p u memoriju XRAM mikrokontrolera, na unapred definisane adrese. Pored trenutnih vrednosti, CE obezbeđuje 80515 mikrokontroleru eksterni signal prekida CE_BUSY. Perioda ponavljanja CE_BUSY poklapa se „multiplekser ciklusom“, jednaka je $1/2520.6 \text{ Hz} = 396.7 \mu\text{s}$.

U cilju dobijanja efektivne vrednosti prvog harmonika, trenutne vrednosti I i V mogu se analizirati u vremenskom intervalu koji je znatno kraći od akumulacionog intervala. Vremenski interval analize, zbog tačnosti računanja, treba da bude jednak celobrojnom umnošku perioda signala energetske mreže. Potrebno je svega nekoliko perioda da bi se postigla odgovarajuća tačnost izračunavanja prvog harmonika I_{RMS1} , i dalje, vrednosti THD -a. Ovo je izvodljivo pod pretpostavkom da se morfologija signala, koji je predmet analize, ne menja značajno u vremenskom periodu akumulacionog ciklusa.

Algoritam je prikazan na slici 1. Postupak merenja THD sastoji se od sledećih koraka:

1. formiranje niza trenutnih signala koji se smešta na slobodne memorijske lokacije XRAM-a
2. izračunavanje efektivne vrednosti prvog harmonika signala koji se dobija iz niza trenutnih vrednosti
3. izračunavanje THD -a



Slika 1. Algoritam za izračunavanje vrednosti prvog harmonika i THD -a

Prvi deo algoritma koji formira niz trenutnih vrednosti treba da radi sledeće: na svaku opadajuću ivicu signala CE_BUSY (eksterni interapt mikrokontrolera 80515), ukupno N_{sample} puta, mikrokontroler 80515 treba da pročita po jedan odmerak i smesti ga u niz, na slobodnim lokacijama XRAM memorije, koji ima N_{sample} elemenata. Adresa lokacije XRAM memorije sa koje se čita odmerak (struje ili napona neke faze) je unapred poznata. Ako analiza traje 3 periode signala, potrebno je $N_{semp} = 151$ semplova a

interval analize (i dobijanja nove vrednosti prvog harmonika) je $3 * 1/50 \text{ Hz} = 60 \text{ ms}$.

Drugi deo algoritma je FOR petlja u kojoj se množe elementi niza $x(i)$ sa konstantama $\sin(i)$ i $\cos(i)$ (promenljiva i FOR petlje pripada opsegu od 1 do N_{sample}). Konstante $\sin(i)$ i $\cos(i)$ čuvaju se u XRAM memoriji. Proizvodi $x(i)\cos(i)$ i $x(i)\sin(i)$ akumuliraju se u promenljivama AccA i AccB. Nakon N_{sample} operacija množenja i akumuliranja, trenutna vrednost prvog harmonika, računa se po formuli:

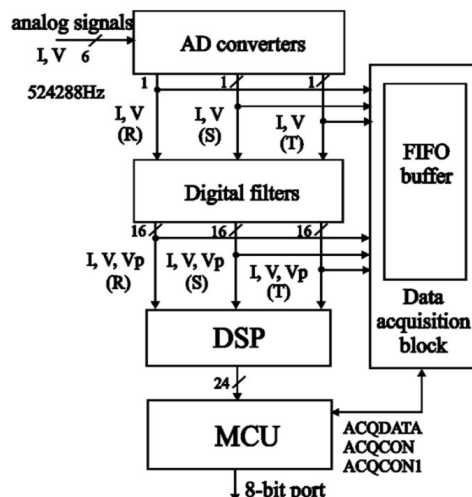
$$I_{RMS1} = \frac{\sqrt{2}}{T} \sqrt{AccA^2 + AccB^2} \quad (19)$$

Na kraju, vrednost THD računa se po formuli:

$$THD = 100 \times \frac{\sqrt{I_{RMS}^2 - I_1^2}}{I_{RMS1}} = 100 \times \sqrt{\left(\frac{I_{RMS}}{I_{RMS1}}\right)^2 - 1} \quad (20)$$

4. MERENJE THD A KORIŠĆENJEM ČIPA IMPEG

Projektovano kolo Integrisanog merača potrošnje električne energije (IMPEG) [5], sadrži sve neophodne funkcionalne blokove koje savremena kola merača potrošnje poseduju (Slika 2).



Slika 2. Blok dijagram Integrisanog merača potrošnje električne energije IMPEG

Sigma-delta AD konvertori konvertuju analogne signale struje i napona u jednobitne digitalne signale. Postoji ukupno 6 ovakvih signala, po dva za svaku fazu 3-fazne mreže. Frekvencija signala na izlazima AD konvertora je 524288Hz. Jednobitni signali dalje se vode na ulaze bloka filtera gde se radi decimacija signala. Signali na izlazu filtera imaju 16-bitnu dužinu reči i frekvenciju od 4096Hz. Digitalni filtri sastoje se od Sinc, FIR i Hilbertovih filtera.

Blok za digitalno procesiranje signala (DSP) radi na frekvenciji od 4.194MHz. DSP računa efektivne vrednosti struje i napona, aktivnu, reaktivnu i prividnu snagu, aktivnu i reaktivnu energiju, faktor snage i frekvenciju. Ovi se parametri računaju za sve tri faze. Opseg merenja efektivne vrednosti struje je od 10mA do 100A, a napona do 300V. Rezultati DSP-a smešteni su u 24-bitnim registrima unutar DSP bloka.

Blok mikrokontrolera 8051 radi na frekvenciji takta od 4.194MHz i ima brzinu od jedne jednobajtnje instrukcije u jednom taktom intervalu. Blok 8051 sadži sledeće periferijske jedinice: 2 serijska komunikaciona bloka UART0 i UART1, 3 paralelna porta sa programabilnim ulazima/izlazima, 3 kola tajmera/brojača i LCD drajvere.

Projektovano kolo merača potrošnje računa THD na brži i efikasniji način od komercijalnog kola Teridian 71M6533. Deo kola koji značajno doprinosi efikasnijem izračunavanju jeste blok *Data acquisition* (Slika 2) što će biti detaljno objašnjeno.

Osnovna namena bloka *Data acquisition* jeste prikupljanje podataka sa izlaza AD konvertora i digitalnih filtera u svrhu njihovog testiranja. Prikupljeni podaci baferuju se u FIFO memoriji kapaciteta 2kB. Mikrokontroler 8051 koristi tri specijalna funkcijska registra (SFR) za upravljanje i komunikaciju sa *Data acquisition* blokom: ACQCON (adresa F8h), ACQCON2 (F9h) i ACQDATA (FAh). Mikrokontroler 8051 preko SFR registara može:

- Odrediti izvor informacija koje se upisuju u FIFO. SFR registar ACQCON određuje informacije koje se upisuju.
- Pokrenuti i stopirati upisivanje podataka u FIFO preko ACQCON2
- Pročitati jedan bajt iz FIFO memorije preko ACQCON2. Pročitani bajt smešten je u ACQDATA
- Ima uvid da li je FIFO memorija prazna ili napunjena, postoje takođe posebni markeri za prekoračenje tokom upisa i čitanja (ACQCON2).

Za potrebe izračunavanja THD-a, od značaja je mod rada kada *Data acquisition* prikuplja 16-bitne trenutne signale I_R , I_S i I_T . Frekvencija semplovanja je 4096Hz. Dve cele periode mrežnog signala se mogu smestiti u memoriji bloka, što je dovoljno za analizu THD.

U rešenju Teridian 71M6533, prvi deo algoritma za izračunavanje THD-a (sa slike 1) formira niz trenutnih semplova i traje 60ms po jednoj fazi energetske mreže. Kako u rešenju čipa IMPEG blok *Data acquisition* prikuplja podatke autonomno u odnosu na mikrokontroler 8051, korak 1 u algoritmu je značajno ubrzan. Mikrokontroler ne čeka spoljašnje prekide, već kada se FIFO memorija napuni, odjednom može pročitati ceo niz trenutnih semplova. Po jednom merenju štedi se vreme od 60ms po fazi, tj. ukupno 180ms za sve tri faze energetske mreže. Koraci 2 i 3 algoritma sa slike 1 identični su kao kod Teridian 71M6533. Zatim, za razliku od čipa Teridian 71M6533 gde mikrokontroler izračunava parametre signala energetske mreže, i troši značajno vreme, kod rešenja IMPEG, sav posao oko izračunavanja parametara radi DSP blok, tako da mikrokontroler dobija gotove rezultate merenja parametara energetske mreže za sve tri faze.

5. ZAKLJUČAK

U ovom radu je predstavljen metod određivanja THD faktora pomoću integrisanih merača potrošnje električne energije Teridian 71M6533 i IMPEG koji je projektovan u LEDA laboratoriji Elektronskog fakulteta u Nišu. Prvo je predstavljena teorijska osnova i matematički aparat, a zatim

konkretna realizacija bazirana na rešenjima Teridian 71M6533 i IMPEG.

Prilikom merenja *THD-a* koriste se resursi mikrokontrolera 8051 koji su ugrađeni u pomenutim kolima. Postupak merenja THD-a sastoji se od sledećih koraka: formiranje niza trenutnih signala stuje, izračunavanje efektivne vrednosti prvog harmonika signala koji se dobija iz niza trenutnih vrednosti i samo izračunavanje *THD-a*.

Projektovano kolo merača potrošnje IMPEG računa THD na brži i efikasniji način od komercijalnog kola Teridian 71M6533. Deo kola koji značajno doprinosi efikasnijem izračunavanju jeste blok *Data acquisition* koji je detaljno objašnjen. Zatim, posao oko izračunavanja parametara energetske mreže radi DSP, blok koji je deo IMPEG-a.

ZAHVALNOST

Rezultati prikazani u ovom radu ostvareni su u okviru projekta TR 32004 čiju realizaciju finansira Ministarstvo nauke i tehnološkog razvoja Republike Srbije.

LITERATURA

- [1] T. H. Tumiran, M. Dultudes, "The Effect Of Harmonic Distortion To Power Factor," Proc. of the International Conference on Electrical Engineering and Informatics, Institute Teknologi Bandung, Indonesia, 2007, pp. 834–837
- [2] "IEEE Std 1459-2000 – Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions," The Institute of Electrical and Electronics Engineers, 2000.
- [3] "IEEE Std 1459-2010 – Revision Standard Definition for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions," The Institute of Electrical and Electronics Engineers, 2010.
- [4] TERIDIAN 71M6533 technical documentation <http://www.teridian.com>
- [5] B. Jovanović, M. Zwolinski, M. Damnjanović, "Low power digital design in Integrated Power Meter IC", Proceedings of the Small Systems Simulation Symposium 2010, Niš, 2010, ISBN 987-86-6125-006-4, pp. 49-55

Abstract – In this paper we will present method for THD factor calculation using Teridian 71M6533 and IMPEG integrated circuits. We will first introduce the basic definitions expressing how the measured quantities are calculated, then concrete implementation using Teridian 71M6533 and IMPEG.

THD FACTOR CALCULATION USING TERIDIAN 71M6533 AND IMPEG INTEGRATED CIRCUITS

Marko Dimitrijević, Borisav Jovanović